

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-190714

(43)Date of publication of application : 05.07.2002

(51)Int.Cl.

H03F 3/60

H04B 1/04

(21)Application number : 2001-309547 (71)Applicant : TDK CORP

(22)Date of filing : 05.10.2001 (72)Inventor : TAKAHARA MASASHI

(30)Priority

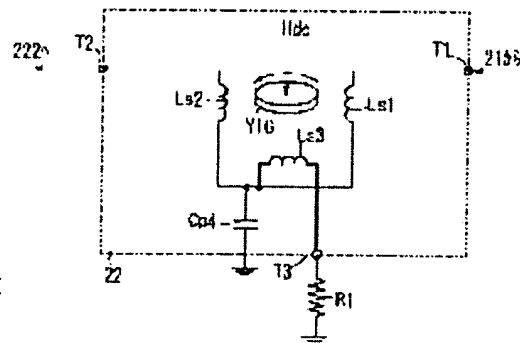
Priority number : 2000312577 Priority date : 12.10.2000 Priority country : JP

(54) POWER AMPLIFICATION MODULE AND SUBSTRATE FOR POWER AMPLIFICATION MODULE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a small and thin power amplification module.

SOLUTION: The power amplification module is used for the transmission part of a communication unit using a microwave band. A power amplification part 21 amplifies and outputs an inputted signal. An irreversible circuit part 22 is arranged in the post stage of the power amplification part 21. The three center conductors Ls1 to Ls3 of the irreversible circuit part 22 share one capacitor Cp4.



LEGAL STATUS

[Date of request for examination]

16.05.2002

BEST AVAILABLE COPY

[Date of sending the examiner's decision of rejection] 25.08.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-190714
(P2002-190714A)

(43) 公開日 平成14年7月5日(2002.7.5)

(51) Int.Cl. ⁷	識別記号	F I	テ-マコ-ト [*] (参考)
H 0 3 F 3/60		H 0 3 F 3/60	5 J 0 6 7
H 0 4 B 1/04		H 0 4 B 1/04	B 5 K 0 6 0

審査請求 未請求 請求項の数21 O L (全 12 頁)

(21) 出願番号 特願2001-309547(P2001-309547)
(22) 出願日 平成13年10月5日(2001. 10. 5)
(31) 優先権主張番号 特願2000-312577(P2000-312577)
(32) 優先日 平成12年10月12日(2000. 10. 12)
(33) 優先権主張国 日本 (J P)

(71) 出願人 000003067
ティーディーケイ株式会社
東京都中央区日本橋一丁目13番1号
(72) 発明者 高原 誠志
東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内
(74) 代理人 100081606
弁理士 阿部 美次郎

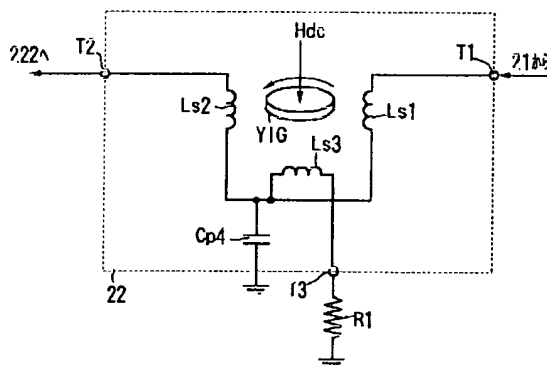
最終頁に続く

(54) 【発明の名称】 電力増幅モジュール及び電力増幅モジュール用基板

(57) 【要約】

【課題】 小型、かつ、薄型の電力増幅モジュールを提供する。

【解決手段】 マイクロ波帯を利用した通信機器の送信部に用いられる電力増幅モジュールに係る。電力増幅部21は、入力された信号を増幅して出力する。非可逆回路部22は電力増幅部21の後段に備えられている。非可逆回路部22の3つの中心導体Ls1～Ls3は1つのキャパシタCp4を共有する。



【特許請求の範囲】

【請求項1】 電力増幅部と、非可逆回路部とを含む電力増幅モジュールであって、

前記電力増幅部は、入力された信号を増幅して出力し、前記非可逆回路部は、フェリ磁性体と3つの中心導体とを組み合わせた組立体を含み、前記電力増幅部の後段に備えられ、前記3つの中心導体は、1つのキャパシタを共有する電力増幅モジュール。

【請求項2】 請求項1に記載された電力増幅モジュールであって、

基板を含んでおり、前記基板は前記電力増幅部及び前記非可逆回路部を支持しており、

前記基板は、少なくとも1つの誘電体層を含んでおり、前記キャパシタは前記誘電体層の1つを容量層とする電力増幅モジュール。

【請求項3】 請求項2に記載された電力増幅モジュールであって、

前記基板は、キャビティを含んでおり、

前記非可逆回路部の前記組立体が前記キャビティ内に配置されており、

前記誘電体層は、前記キャビティの下側に位置しており、

前記キャパシタは、前記キャビティの下側に位置する前記誘電体層を容量層とする電力増幅モジュール。

【請求項4】 請求項1乃至3の何れかに記載された電力増幅モジュールであって、

前記基板は、少なくとも1つのハイブリッド層と、導体層とを含んでおり、

前記ハイブリッド層は、有機樹脂材料と、誘電体粉末とを含む混合材料でなり、

前記導体層は、前記ハイブリッド層によって支持され、電気回路を構成する電力増幅モジュール。

【請求項5】 請求項4に記載された電力増幅モジュールであって、前記ハイブリッド層は、前記誘電体層を構成する電力増幅モジュール。

【請求項6】 請求項4または5の何れかに記載された電力増幅モジュールであって、ハイブリッド層は、比誘電率が7～14の範囲にあり、誘電正接が0.01～0.002の範囲にある電力増幅モジュール。

【請求項7】 請求項6に記載された電力増幅モジュールであって、前記有機樹脂材料の含有量は40～60vol%の範囲である電力増幅モジュール。

【請求項8】 請求項6に記載された電力増幅モジュールであって、前記有機樹脂材料は、ポリビニルベンジルエーテル化合物を含む電力増幅モジュール。

【請求項9】 請求項6に記載された電力増幅モジュールであって、前記有機樹脂材料は、エポキシ樹脂を含む電力増幅モジュール。

【請求項10】 請求項8または9の何れかに記載された電力増幅モジュールであって、

前記誘電体粉末は、セラミック粉末であり、

前記有機樹脂材料の含有率をa(vol%)とし、セラミックス粉末含有率をb(vol%)としたとき、 $a + b = 100$ (vol%)として、

40 (vol%) $\leq b \leq 60$ (vol%)

を満たす電力増幅モジュール。

【請求項11】 請求項2乃至10の何れかに記載された電力増幅モジュールであって、前記基板はガラスクロス材を含む電力増幅モジュール。

【請求項12】 請求項2乃至11の何れかに記載された電力増幅モジュールであって、前記基板は難燃材を含む電力増幅モジュール。

【請求項13】 少なくとも1つのハイブリッド層と、導体層と、キャビティとを含む電力増幅モジュール用基板であって、

前記ハイブリッド層は、有機樹脂材料と、誘電体粉末とを含む混合材料でなり、

前記導体層は、前記ハイブリッド層によって支持され、電気回路を構成し、

前記キャビティは、基板面に開口している電力増幅モジュール用基板。

【請求項14】 請求項13に記載された電力増幅モジュール用基板であって、複数の電力増幅モジュール要素を配列した集合体である電力増幅モジュール用基板。

【請求項15】 請求項13または14の何れかに記載された電力増幅モジュール用基板であって、前記ハイブリッド層は、比誘電率が7～14の範囲にあり、誘電正接が0.01～0.002の範囲にある電力増幅モジュール用基板。

【請求項16】 請求項15に記載された電力増幅モジュール用基板であって、前記有機樹脂材料の含有量は40～60vol%の範囲である電力増幅モジュール用基板。

【請求項17】 請求項16に記載された電力増幅モジュール用基板。であって、前記有機樹脂材料は、ポリビニルベンジルエーテル化合物を含む電力増幅モジュール用基板。

【請求項18】 請求項16に記載された電力増幅モジュール用基板であって、前記有機樹脂材料は、エポキシ樹脂を含む電力増幅モジュール用基板。

【請求項19】 請求項17または18の何れかに記載された電力増幅モジュール用基板であって、

前記誘電体粉末は、セラミック粉末であり、

前記有機樹脂材料の含有率をa(vol%)とし、セラミックス粉末含有率をb(vol%)としたとき、 $a + b = 100$ (vol%)として、

40 (vol%) $\leq b \leq 60$ (vol%)

を満たす電力増幅モジュール用基板。

【請求項20】 請求項13乃至19の何れかに記載された電力増幅モジュール用基板であって、ガラスクロス

材を含む電力増幅モジュール用基板。

【請求項21】 請求項13乃至20の何れかに記載された電力増幅モジュール用基板であって、難燃材を含む電力増幅モジュール用基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、マイクロ波帯を利用した通信機器等において、主に、送信回路部に用いられる電力増幅モジュール及び電力増幅モジュール用基板に関する。

【0002】

【従来の技術】近年、携帯電話などのデジタル移動体通信機器の普及によりマイクロ波帯の送信部に用いられる電力増幅モジュールへの需要が高まっている。電力増幅モジュールは移動体通信機器の1部品であり、近年、通信機器、特に携帯電話の形状の小型化、高機能化と共に、低電圧動作化、高効率化及び軽量化の要望が強くなっている。

【0003】デジタル移動体通信機器では、アンテナで受信された信号は、ローノイズアンプ部へ伝達され、ローノイズアンプ部からミキサ部へ供給されて、変調され、更にIF部を経てベースバンド部へ送られる。また、ベースバンド部で生成された送信信号は、ミキサ部で変調され、電力増幅部回路へ伝えられ、電力増幅部回路にて増幅された信号が、デュプレクサ(Duplexer)を経て送信用アンテナへ伝えられる。電力増幅部回路では、ミキサ部から供給された信号を、必要な電力レベルまで増幅する。電力増幅部回路から出力された信号は、非可逆回路部へ供給される。

【0004】非可逆回路部は、アイソレータとして動作するものであって、電力増幅部回路から供給された信号を、送信用アンテナ側へ伝達するが、送信用アンテナ側から電力増幅部回路へ戻る信号をカットする。この非可逆回路部の働きにより、出力側負荷インピーダンスの変化等に起因する電力の反射、それによる信号品質劣化(ノイズレベルの増加)、効率劣化、及び、電力増幅部回路内部の回路の破壊等が回避される。

【0005】非可逆回路部から出力された信号は、通常、電力検出部を通過させ、その電力レベルが検出される。そして、電力制御部から電力増幅部回路に、送信される電力が常に一定となるように、自動電力制御(APC: Auto Power Control)が加わる。このため、電力増幅部回路からの出力信号が、必要以上に増加したり、必要以下に減少したりすることなく、必要とされる電力レベルに常に制御される。電力検出部を通過した信号は、ローパスフィルタにより、高次高調波成分が除去され、デュプレクサ(Duplexer)へ伝えられ、更に送信アンテナに伝達される。

【0006】電力増幅部回路及び非可逆回路部は、同一の基板上に実装され、電力増幅モジュールを構成する。

電力増幅モジュールを構成する基板の材料としては、一般に、基板上に形成されるストリップラインの波長短縮効果による形状小型化と、マイクロ波の伝送損失低減化のため、高誘電率系、低誘電正接の材料が用いられる。具体的には、 $BaO-TiO_2-Nd_2O_3$ 系セラミック粉末を用いられている。基板は、このセラミック粉末を用いた複数層、例えば6層を積層した構成となっている。

【0007】電力増幅モジュールに含まれる電力増幅部回路の入出力インピーダンス整合回路及び直流バイアス回路に必要な受動素子は、この基板内に形成される。電力増幅部回路は、通常、前段半導体素子、後段半導体素子、及び段間インピーダンス整合回路を含み、これらを1パッケージ化したMMIC(Microwave Monolithic IC)の形態をとる。

【0008】非可逆回路部も、入力インピーダンス整合回路、出力インピーダンス整合回路、及び、 50Ω の終端抵抗とともに、1パッケージ化したものが用いられている。非可逆回路部は、例えばYIG(イットリウム/鉄/ガーネット)から構成されるフェリ磁性体と、フェリ磁性体によって支持されている3つの中心導体と、フェリ磁性体に直流磁界を印加するマグネットと、インピーダンス整合回路を形成するための誘電体基板と、上シールドケースと、下シールドケースと、端子基板とから構成される。

【0009】非可逆回路部は、例えば、特開平10-327003号公報等に開示されているように、3つの中心導体のそれぞれの端子に個別に接地容量を接続し、3つの中心導体のそれぞれと、個別に接続された接地容量とにより、3つの共振回路を構成させてある。

【0010】

【発明が解決しようとする課題】携帯電話等、移動体通信機器の小型化が進むにつれ、その構成部品の1つである電力増幅モジュールの形状の小型化、及び、薄型化も当然に要求される。小型化及び薄型化の要請に対して、基板の多層化、基板材料として高誘電率系及び低誘電正接の材料の利用、MMICの利用等の工夫が図られている。更に、基板にキャビティを設けて、キャビティ内にMMICや非可逆回路部を配置し、薄型化を図る等の手段も採られている。

【0011】しかし、従来の電力増幅モジュールでは、非可逆回路部の3つの中心導体のそれぞれの端子に個別に接続される3つのキャパシタ(接地容量)を備える必要がある。これらの3つのキャパシタは、基板を利用して構成されるが、薄型化を目的として、基板にキャビティを形成した場合、3つのキャパシタを形成するための平面積が減少する。この平面積減少を補うためには、基板の平面積を増やす他はない。即ち、非可逆回路部の3つの中心導体のそれぞれの端子に、キャパシタ(接地容量)を個別に接続する従来構造では、薄型化のためにキ

ャビティを設けたことが、平面積縮小による小型化を妨げる結果となっていた。

【0012】本発明の課題は、小型、かつ、薄型の電力増幅モジュール、及び、その製造に適した電力増幅モジュール用基板を提供することである。

【0013】

【課題を解決するための手段】上述した課題を解決するため、本発明に係る電力増幅モジュールは、電力増幅部と、非可逆回路部とを含む。前記電力増幅部は、入力された信号を増幅して出力する。

【0014】前記非可逆回路部は、フェリ磁性体と3つの中心導体とを組み合わせた組立体を含み、前記電力増幅部の後段に備えられる。前記3つの中心導体は、1つのキャパシタを共有する。

【0015】上述したように、本発明に係る電力増幅モジュールにおいて、非可逆回路部は、フェリ磁性体と3つの中心導体とを組み合わせた組立体を含んでいるから、3つの中心導体の内の2つを入出力用として用い、残りの1つに、終端抵抗を接続し、フェリ磁性体に直流磁界を印加させることにより、アイソレータとして動作させることができる。

【0016】非可逆回路部は、入力信号を増幅して出力する電力増幅部の後段に備えられているから、電力増幅部から供給された信号を、非可逆回路部を通して、送信用アンテナ側へ伝達するとともに、送信用アンテナ側から電力増幅部へ戻る信号を、非可逆回路部によってカットすることができる。この非可逆回路部の働きにより、出力側負荷インピーダンスの変化等に起因する電力の反射、それによる信号品質劣化、効率劣化、及び、電力増幅部内部の回路の破壊等が回避される。

【0017】更に、非可逆回路部において、3つの中心導体は、1つのキャパシタを共有するから、従来、3つ必要であったキャパシタが1個で済む。このため、小型化が可能になる。薄型化のために、基板にMMICまたは非可逆回路部を配置するキャビティを設けた場合も、キャパシタの一個分の平面積を考慮するだけでよい。このため、薄型化と、小型化とを同時に達成できる。

【0018】好ましくは、基板は、少なくとも1つの誘電体層を含んでおり、キャパシタは誘電体層の1つを容量層とする。この構成は、小型化に適している。

【0019】更に好ましくは、前記基板は、キャビティを含んでおり、前記非可逆回路部を構成するフェリ磁性体と3つの中心導体とを組み合わせた組立体が、前記キャビティ内に配置されている。この構成によれば、薄型化を達成することが可能になる。

【0020】更に好ましくは、キャビティの下側に誘電体層を配置する。前記キャパシタは、前記キャビティの下側に位置する前記誘電体層を容量層とする。この構成によれば、従来は、使用されていなかったキャビティ下側の層を、非可逆回路部のキャパシタのための容量層と

して利用し、平面形状の小型化を達成することができる。

【0021】本発明に係る電力増幅モジュールに含まれる基板は、好ましくは、有機樹脂材料と、セラミック粉末との混合材料でなるハイブリッド層を含む。電力増幅部及び非可逆回路部は基板に搭載される。このような基板は、セラミック基板と比較して、曲げ強度が大きく、破損、割れ等を生じにくい。

【0022】また、セラミック粉末を含むから、誘電率の高い誘電体セラミック粉末を選択し、有機樹脂基板に比較して、優れた電気的特性を確保することができる。

【0023】

【発明の実施の形態】図1はデジタル移動体通信機器(W-CDMA対応)における高周波回路部の構成を示すブロック図である。受信アンテナANT2で受信された信号は、ローノイズアンプ部AMPへ伝達され、ミキサ部MIXRで変調され、更にIF部を経由してベースバンド部BSBへ送られる。

【0024】また、ベースバンド部BSBで生成された送信信号は、ミキサ部MIXTで変調される。ミキサ部MIXTによる変調は、フェーズロックループPLLからミキサ部MIXTに供給される信号に基づいて行われる。送信信号は、ミキサ部MIXTで変調された後、電力増幅部回路部PWAへ供給される。電力増幅部回路部PWAは、送信用アンテナANT1から出力される送信信号を、受信者に届く電力になるまで増幅する役割を担う。電力増幅部回路部PWAにて増幅された信号は、デュプレキサDUPを経て送信用アンテナANT1へ伝えられ、送信用アンテナANT1から空中に放射される。

【0025】図2は電力増幅部回路部PWAの詳細を示すブロック図である。図示された電力増幅部回路部PWAは、バンドパスフィルタ1、電力増幅モジュール2、電力検出部3及びローパスフィルタ4を含んでいる。ミキサ部MIXTから電力増幅部回路部PWAへ供給された変調信号は、バンドパスフィルタ1により、必要な周波数成分のみが抽出され、電力増幅部2へ伝えられる。バンドパスフィルタ1を通過した信号は、電力増幅モジュール2に供給される。

【0026】電力増幅モジュール2は、電力増幅部21と、非可逆回路部22と、出力インピーダンス整合回路23とを含む。電力増幅モジュール2では、バンドパスフィルタ1を通過した信号を、電力増幅部21により増幅する。電力増幅部21から出力された信号は、非可逆回路部22へ供給される。

【0027】非可逆回路部22は、アイソレータを構成し、電力増幅部21から供給された信号を送信用アンテナANT1側へは伝達するが、送信用アンテナANT1側から電力増幅部21へ戻る信号をカットする。非可逆回路部22がないと、動作環境等に起因して出力側負荷インピーダンスが変化した場合、電力増幅部21で増幅

された電力が反射され、電力増幅部21へ戻り、電力増幅部21から出力される信号の品質劣化（ノイズレベルの増加）、効率劣化、電力増幅部21の内部回路の破壊等を招く。非可逆回路部22は、このような反射による不具合を防止するために備えられている。

【0028】非可逆回路部22から出力された信号は、出力インピーダンス整合回路23を経て、電力検出部3に供給される。そして、電力検出部3を通過するとき、信号の電力レベルが検出される。電力検出信号は、電力制御部5に供給される。電力制御部5は電力検出部3から供給される電力検出信号に基づき、電力増幅部21にAPC制御を加え、出力電力を一定化する。

【0029】電力検出部3を通過した信号は、ローパスフィルタ4により、高次高調波成分が除去され、デュアレクサDUPへ伝えられ、更に、送信用アンテナANT1に伝達される。そして、送信用アンテナANT1から、空中へ信号が放射される。

【0030】図1、図2に示す例は、W-CDMA対応のもであり、電力増幅部21に要求される主な特性は以下のとおりである。

【0031】

周波数 (f_{in}) = 1920 ~ 1980 MHz

出力電力 (P_{out}) = 27 dBm

電力付加効率 (PAE) = 40%以上

隣接チャンネル漏洩電力比 (ACPR)

ACPR1 = -38 dBc 以下 (at 5 MHz)

ACPR2 = -48 dBc 以下 (at 10 MHz)

隣接チャンネル漏洩電力比 (ACPR) とは、送信信号の中心周波数から 5.0 MHz、または、10.0 MHz 離れた周波数におけるノイズレベルを、中心周波数の電力レベルに対する相対比で表した値である。電力付加効率 (PAE) とは、出力電力と消費電力との割合をパーセントで表示したもので、高いほど好ましい。

【0032】電力増幅部21は、その出力負荷インピーダンス Z_{Lo} が 50 Ω の場合に、上記特性が得られるように設計される。実際には、50 Ω の状態が定常的に持続することではなく、アンテナの角度や、温度条件などにより 30 ~ 70 Ω 程度は充分に変化しえる。

【0033】非可逆回路部22がない場合、前記インピーダンスの変化により、反射電力が直接、電力増幅部21の出力に供給されることとなるので、本来出力される電力増幅部21の電力が上記特性を満たしていても、負荷側（アンテナ側）へ伝達される信号の品質は劣化する。

【0034】非可逆回路部22の機能に関して、電力増幅部21の出力負荷インピーダンス Z_{Lo} = 50 Ω の場合と、 Z_{Lo} = 30 Ω の場合において、下記動作条件における PAE 値及び ACPR 値を示す。

【0035】動作条件

f_{in} = 1950 MHz

P_{out} = 27 dBm

A. 非可逆回路部22がない場合

出力負荷インピーダンス Z_{Lo} = 50 Ω の場合

PAE = 40%

ACPR1 = -45 dBc

ACPR2 = -55 dBc

出力負荷インピーダンス Z_{Lo} = 30 Ω の場合

PAE = 29%

ACPR1 = -31 dBc

ACPR2 = -40 dBc

B. 非可逆回路部22がある場合

出力負荷インピーダンス Z_{Lo} = 50 Ω の場合

PAE = 40%

ACPR1 = -45 dB

ACPR2 = -55 dBc

出力負荷インピーダンス Z_{Lo} = 30 Ω の場合

PAE = 40%

ACPR1 = -45 dBc

ACPR2 = -55 dB

上記特性例に示すように、非可逆回路部22がない場合は、出力負荷インピーダンス Z_{Lo} の変化により、特性の劣化が顕著に見られる。これに対し、非可逆回路部22を接続した場合、非可逆回路部22の出力側のインピーダンスは変化するが、反射してくる電力は、すべて非可逆回路部22により吸収される。非可逆回路部22の入力インピーダンスは、通常、45 ~ 55 Ω のインピーダンスに整合されているため、電力増幅部21からの出力信号は、負荷側からの反射電力により、乱されることがない。

【0036】図3は電力増幅モジュール2のブロック図を示している。図示実施例において、電力増幅部21は、入力インピーダンス整合回路211、前段の電力増幅用半導体素子212、後段の電力増幅用半導体素子214、インピーダンス整合回路215及び直流バイアス回路216を含んでいる。

【0037】電力増幅用半導体素子212、214は例えば HBT（ヘテロジャンクション・バイポーラ・トランジスタ）や FET（電界効果型トランジスタ）から構成される。

【0038】直流バイアス回路216は、 V_d 端子に供給される直流電圧 V_d 、及び、 V_g 端子に供給される信号 V_g に基づき、電力増幅用半導体素子212に直流バイアスを印加する。

【0039】バンドパスフィルタ1（図2参照）に接続された P_{in} 端子から、入力インピーダンス整合回路211を経て、電力増幅用半導体素子212に供給された信号は、半導体素子212によって電力増幅される。半導体素子212によって電力増幅された信号は、電力増幅用半導体素子214に供給され、電力増幅作用を受ける。

【0040】電力増幅用半導体素子214によって電力増幅を受けた信号は、インピーダンス整合回路215を経て、非可逆回路部22に供給される。インピーダンス整合回路215は、MMIC20の出力インピーダンスを非可逆回路部22の入力インピーダンス(10~30Ω)に変換する。

【0041】非可逆回路部22と電力増幅部21との間のインピーダンス整合は、電力増幅部21に備えられたインピーダンス整合回路215によって行われる。このため、電力増幅部回路の出力インピーダンス整合回路と、非可逆回路部の入力インピーダンス整合回路の2つのインピーダンス整合回路を備える場合よりも、電力増幅部回路と非可逆回路部との間に備えられるべきインピーダンス整合回路数が半減し、より一層の小型化が達成できるようになる。

【0042】図3に示された電力増幅モジュールにおいて、電力増幅用半導体素子212及び電力増幅用半導体素子214は、1パッケージ化されたMMIC (Microwave Monolithic IC) 20を構成する。MMIC20の出力インピーダンスは、インピーダンス整合回路215及び非可逆回路部22によって、負荷インピーダンスである50Ωに変換される。

【0043】入力インピーダンス整合回路211は、Pin端子からバンドパスフィルタ1(図2参照)の側を見たときのインピーダンス50Ωを、MMIC20の入力インピーダンスに整合させるもので、インダクタL1及びキャパシタC1、C2を含むLC回路より構成される。Pin端子に供給された信号は、理想的には、無反射にてMMIC20に入力される。

【0044】MMIC20に入力された信号は、MMIC20を構成する電力増幅用半導体素子212及び電力増幅用半導体素子214により、所望の電力まで増幅される。

【0045】MMIC20の出力側に備えられたインピーダンス整合回路215は、インダクタL2及びキャパシタC3のL型回路と、キャパシタC4、インダクタL3及びキャパシタC5のπ型回路と、直流阻止用キャパシタC6とを含んでいる。

【0046】図4は非可逆回路部22の回路図を示す。非可逆回路部22はフェリ磁性体(YIG)と120度の角度で交差する3つの中心導体Ls1~Ls3と、マグネットとを有する。マグネットにより、フェリ磁性体に直流磁界Hdcを印加する。電力増幅部21から、端子T1に供給された信号は、端子T2にのみ伝送される。出力端子T2に戻る反射電力等は、端子T3にのみ伝送される。端子T3には、50Ωの終端抵抗R1が接続されており、反射電力はこの抵抗R1によって吸収される。

【0047】非可逆回路部22としては、種々のタイプのものを用いることができる。その一例を図5に示す。

図5に図示された非可逆回路素子は、フェリ磁性体YIGと中心導体Ls1~Ls3とを組み合わせた組立体65、及び、マグネット66を含んでいる。

【0048】本発明において、非可逆回路部22は、約120度の角度で交差する3つの中心導体Ls1~Ls3が、1つのキャパシタCp4を共有する。この点は、端子T1~T3のそれぞれと、接地との間に、それぞれキャパシタを有する従来の非可逆回路部との対比において、際立った構成上の特徴点である。

【0049】上述したように、本発明によれば、従来、3つ必要であったキャパシタが、1個のキャパシタCp4で済む。このため、小型化が可能になる。

【0050】非可逆回路部22から出力された信号は、その磁気結合により、端子T3にも伝達されるが、端子T3には50Ωの終端抵抗R1が接続されているため、反射することなく、終端抵抗R1で消費される。このため、非可逆回路部22の出力側からその入力側へ信号が伝達することなく、非可逆回路部22の入力から非可逆回路部22の出力の方向にしか信号は伝達しない。

【0051】直流バイアス回路216は、電力増幅用半導体素子212、214を動作させるための直流バイアスを印加し、かつ、増幅電力を外部に漏洩させるのを防ぐ役割をもつ。従って、直流バイアス回路216に含まれるインダクタL5、L6には、電力増幅用半導体素子212、214で増幅された信号をVd端子へ漏洩させないよう、理想的にはインピーダンスを無限大にすることが求められる。このため、インダクタL5、L6は、波長λに関して、(λ/4)長パターン、または、(λ/4)長パターンに相当するインピーダンスを持つインダクタ素子により構成される。

【0052】図6は本発明に係る電力増幅モジュールの層構成の一例を示す部分断面図である。図示された電力増幅モジュールは、基板7と、MMIC20と、非可逆回路部22とを含んでいる。MMIC20は、既に述べたように、電力増幅用半導体素子212、段間インピーダンス整合回路213及び電力増幅用半導体素子214を含んでいる(図2、3参照)。

【0053】基板7は、第1の層71~第7の層77の7つの層を積層した構造となっている。第1の層71~第4の層74には、キャビティ82が設けてあって、キャビティ82の内部に非可逆回路部22の一部である組立体65が配置されている。この組立体65は、図5に図示したように、フェリ磁性体(YIG)と、3つの中心導体Ls1~Ls3とを組み合わせたものである。図示はされていないが、MMIC20もキャビティ内に挿入することができる。

【0054】図7~図14は第1の層71~第7の層77のパターンを示す図である。図7は、基板1の最上層を構成する第1の層71を表面からみた平面図である。第1の層71には、キャビティ82が形成してあって、

キャビティ82の内部に非可逆回路部22の組立体65が配置されている。キャビティ82を取り囲む第1の層71の表面には、入力インピーダンス整合回路211のインダクタL1を構成する導体パターン、及び、キャパシタC2が備えられている。また、直流バイアス回路216のキャパシタC7〜C9、インピーダンス回路215のキャパシタC3、C4を構成する導体パターン、及び、インダクタL2、L3を構成する導体パターン、並びに、非可逆回路部22の端子T3に接続される終端抵抗R1が備えられている。

【0055】図8は第1の層71と隣接する第2の層72の表面を示す平面図である。第2の層72には、非可逆回路部22の組立体65を配置するキャビティ82が形成されている。キャビティ82の周辺にはグラウンドパターンGND1が形成されている。

【0056】図9は第2の層72と隣接する第3の層73の表面を示す平面図である。第3の層73には、非可逆回路部22の組立体65を配置するキャビティ82が形成されている。キャビティ82の周辺には、入力インピーダンス整合回路211のキャパシタC1を構成する導体パターンと、インピーダンス回路215のキャパシタC5を構成する導体パターンが形成されている。これらの導体パターンC1、C5と、第2の層72に形成されたグラウンドパターンGND1とにより、第2の層72を容量層とするキャパシタC1、C5が得られる。

【0057】図10は第3の層73と隣接する第4の層74の表面を示す平面図である。第4の層74には、非可逆回路部22の組立体65を配置するキャビティ82が形成されている。キャビティ82の周辺にはグラウンドパターンGND2が形成されている。第2の層72に形成されたグラウンドパターンGND2と、第3の層73に形成された導体パターンC1、C5により、追加的なキャパシタC1、C5が得られる。

【0058】図11は第4の層74と隣接する第5の層75の表面を示す平面図である。第5の層75には、直流バイアス回路216のインダクタL5及びL6を構成するストリップラインが形成されている。インダクタL5、L6の他端は互いに接続され、Vd端子（図7参照）に導かれる。第5の層75の表面には、更に、非可逆回路部22の3つの中心導体Ls1〜Ls3によって共有されるキャパシタCp4を構成する導体パターンCp41が形成されている。導体パターンCp41は、キャビティ82の真下に設けられている。従って、キャビティ82の内部に非可逆回路部22の組立体65を挿入した場合、組立体65に含まれるフェリ磁性体の表面が導体パターンCp41に接触する。

【0059】図12は第5の層75と隣接する第6の層76の表面を示す平面図である。第6の層76の表面には、第5の層75の表面に形成された導体パターンCp41と対向するグラウンドパターンGND3が形成されて

いる。従って、第5の層75を誘電体層として、導体パターンCp41とグラウンドパターンGND3との重なり面積によるキャパシタCp4が取得される。

【0060】図13は第6の層76と隣接する第7の層77の表面を示す平面図である。第7の層77の表面には、導体パターンCp42が形成されている。従って、第6の層76を誘電体層として、導体パターンCp41とグラウンドパターンGND3との重なり面積によるキャパシタCp4が取得される。

【0061】図14は第7の層77の裏面図である。第7の層77の裏面には、導体パターンCp42と対向するグラウンドパターンGND4が形成されている。従って、第7の層77を誘電体層として、導体パターンCp42とグラウンドパターンGND4との重なり面積によるキャパシタCp4が取得される。

【0062】基板7を構成する第1の層71〜第7の層77において、キャパシタを形成する層、マイクロストリップラインまたはストリップラインを形成する層では、高誘電率系、低誘電正接の材料を用いる。このような材料を用いることにより、波長短縮効果による形状小型化、マイクロ波伝送損失低減化に供することができる。また、インダクタ形成層では、低誘電率、低誘電正接の材料を用いる。これにより、インダクタ形成層の薄型化が可能になる。

【0063】第1の層71〜第7の層77は、好ましくは、有機樹脂材料と、誘電体粉末とを含有する混合材料よりなるハイブリッド層とする。ハイブリッド層の比誘電率及び誘電正接は、有機樹脂材料の選択、誘電体粉末材料の選択、及び、両者の混合比の選択等によって調整できるから、第1の層71〜第7の層77に要求される比誘電率及び誘電正接を、容易に実現できる。

【0064】ハイブリッド層を構成するのに用いられる誘電体粉末は、比誘電率が5〜1000の範囲にあり、誘電正接が0.00002〜0.01の範囲にあるセラミック材料から選択することができる。具体例としては、チタンバリウムネオジウム系セラミックス、チタンバリウムスズ系セラミックス等を挙げることができる。

【0065】有機樹脂材料は、成形性、加工性、積層接着性、及び電気特性に優れた材料の中から、適宜選択して用いることができる。有機樹脂材料の含有量は40〜60vol%の範囲であることが好ましい。有機樹脂材料の具体例としては、熱硬化性樹脂または熱可塑性樹脂等を挙げることができる。更に具体的には、エポキシ樹脂、フェノール樹脂、低誘電率エポキシ樹脂、ポリブタジエン樹脂、BTレジン等を挙げることができる。これらの樹脂は、単独で用いてもよいし、2種以上を混合して用いてもよい。2種以上を混合して用いる場合、混合比は任意である。

【0066】有機樹脂材料の好ましい一例は、エポキシ

樹脂またはポリビニルベンジルエーテル化合物である。図7～図14に示した第1の層71～第7の層77の積層構造において、第1の層71～第3の層73、第5の層75～第7の層77は、キャパシタ形成層であり、高誘電率、低誘電正接であることが好ましい。そこで、これらの層を構成する有機樹脂材料として、エポキシ樹脂またはポリビニルベンジルエーテル化合物を用いる。エポキシ樹脂またはポリビニルベンジルエーテル化合物としては、比誘電率が2.5～3.5の範囲にあり、誘電正接が0.0025～0.005の範囲にあるものを用いることが好ましい。

【0067】この場合、エポキシ樹脂またはポリビニルベンジルエーテル化合物の含有率をa(vol%)とし、セラミック粉末の含有率をb(vol%)としたとき、 $a+b=100$ (vol%)として、 40 (vol%) $\leq b \leq 60$ (vol%)を満たすように混合する。この混合材料によれば、比誘電率7～14、誘電正接0.01～0.002を実現することができる。

【0068】また、基板7の機械的強度を増大させる手段として、有機樹脂材料と誘電体粉末とを含む混合物に、ガラスクロスを埋設してもよい。ガラスクロス材料は、SiO₂を主成分とするもので、基板7の骨格を形成する役割を担う。利用できるガラスクロスの組成例を下に示す。

【0069】＜ガラスクロスの組成例＞

SiO₂: 56 vol%

MgB₂O₃: 10 vol%

Al₂O₃: 17 vol%

CaO: 17 vol%

更にガラスクロスの有無にかかわらず、難燃剤を添加してもよい。難燃剤の具体例としては、テトラプロモジフェノールA変形またはポリビニルベンジルエーテル化合物を挙げることができる。ガラスクロスを用いた基板材料の特性例を、以下に示す。

【0070】＜ガラスクロスを用いた基板材料の特性例＞エポキシ樹脂またはポリビニルベンジルエーテル化合物の含有率をa(vol%)とし、BaO-TiO₂-Nd₂O₃系セラミックスの含有率をb(vol%)とし、ガラスクロスの含有率をc(vol%)とし、難燃剤の含有率をd(vol%)として、

$a:b:c:d=30:45:20:5$

とした例では、比誘電率=9、誘電正接=0.003となった。また、

$a:b:c:d=25:50:20:5$

とした例では、比誘電率=12、誘電正接=0.003となった。

【0071】インダクタ形成層となる第4の層74は低誘電率、低誘電正接の材料を用いる。好ましくは、比誘電率は2.5～3.5の範囲、誘電正接は0.006～0.003の範囲とする。その好ましい材料はエポキシ

樹脂またはポリビニルベンジルエーテル化合物である。

【0072】しかも、基板7は、樹脂材料及びセラミック粉末の混合材料、または、これとガラスクロスとの組み合わせでなるから、従来の電力増幅モジュールの基板に見られた曲げ強度の弱さを改善できる。

【0073】次に、本発明に係る電力増幅モジュールの小型化について、従来の電力増幅モジュールを参照して説明する。図15は従来の電力増幅モジュールの構成を概略的に示す図、図16は図15に図示された電力増幅モジュールに用いられている非可逆回路部22の回路構成を示す図である。図において、図4、図6に現れた構成部分と同一の構成部分については、同一の参照符号を付してある。図15、16に図示する電力増幅モジュールでは、非可逆回路部22の3つの中心導体Ls1～Ls3のそれぞれの端子に、接地容量となる3つのキャパシタCp1、Cp2及びCp3を備える(図16参照)。

【0074】これらの3つのキャパシタCp1、Cp2及びCp3は、基板7を利用して構成されるが、薄型化を目的として、基板7にキャビティ82を形成した場合、3つのキャパシタCp1、Cp2及びCp3を形成するための平面積が減少する。この平面積減少を補うためには、基板7の平面積を増やす他はない。具体的には、基板7の平面積を増大させ、第2の層72及び第3の層73を容量として、非可逆回路部22の周辺において、キャパシタCp1、Cp2及びCp3を形成する。このため、3つの中心導体Ls1～Ls3のそれぞれの端子に、キャパシタCp1、Cp2及びCp3を個別に接続した従来構造では、薄型化のためにキャビティ82を設けたことが、基板7の平面積縮小による小型化を妨げる。

【0075】これに対して、本発明によれば、従来、3つ必要であったキャパシタが、1個のキャパシタCp4で済む。このため、小型化が可能になる。

【0076】具体的構造として、図11～図14に図示したように、第5の層75の表面に導体パターンCp41を形成し、第7の層77の表面に導体パターンCp42を形成し、第5の層75～第7の層77を誘電体層とし、導体パターンCp41とグラウンドパターンGND3との重なり面積、及び、導体パターンCp42とグラウンドパターンGND3及びGD4との重なり面積によるキャパシタCp4を取得する構造の場合は、図15、16の従来構造において、利用されていなかった非可逆回路部22の真下の領域を有効に利用し、小型化に供することができる。

【0077】一例であるが、図15、図16に図示する構造の場合、基板7の寸法限界は横×縦×高さ=10.0×6.0×2.0mmであったが、図6～14に示した実施例の場合、基板7の寸法を、

横×縦×高さ＝80.0×6.0×2.0mm
まで縮小することができた。

【0078】図17は本発明に係る電力増幅モジュール用基板の一例を示す平面図である。図示された電力増幅モジュール用基板は、大判の基板700を共通にして、複数(8個)の電力増幅モジュール要素Q11～Q14、Q21～Q24を集めた集合体となっている。電力増幅モジュール要素Q11～Q14、Q21～Q24のそれぞれは、MMIC、アイソレータ及び各種チップ部品が搭載されていない点を除く他、図6～図15に示した構成と同じである。電力増幅モジュール要素数は任意である。

【0079】図17に示した集合体基板を用いて、電力増幅モジュールを製造するには、まず、図18に示すように、電力増幅モジュール要素Q11～Q14、Q21～Q24のそれぞれに、MMIC20、アイソレータ22、及び必要なチップ部品を実装する。

【0080】次に、図19に示すように、電力増幅モジュール要素Q11～Q14の群と、電力増幅モジュール要素Q21～Q24の群との間に設定された切断線X1で1次切断し、電力増幅モジュール要素Q11～Q14の群と、電力増幅モジュール要素Q21～Q24の群とをそれぞれ含むバー状の集合体を得る。

【0081】次に、図20に示すように、電力増幅モジュール要素Q11～Q14の群、及び、電力増幅モジュール要素Q21～Q24の群のそれぞれにおいて、電力増幅モジュール要素間の切断線Y1～Y1線で切断することにより、図6～図15に示した電力増幅モジュールが得られる。切断には、ダイシングソーが用いられる。

【0082】

【発明の効果】以上述べたように、本発明によれば、小型、かつ、薄型の電力増幅モジュール、及び、この電力増幅モジュールを得るのに適した基板を提供することができる。

【図面の簡単な説明】

【図1】本発明に係る電力増幅モジュールが用いられるデジタル移動体通信機器(W-CDMA対応)における高周波回路部の構成を示すブロック図である。

【図2】本発明に係る電力増幅モジュールが用いられる電力増幅部回路部PWAの詳細を示すブロック図である。

【図3】本発明に係る電力増幅モジュールの具体的な回路構成を示す回路図である。

【図4】本発明に係る電力増幅モジュールにおける非可

逆回路部の回路図である。

【図5】本発明に係る電力増幅モジュールを構成する非可逆回路部の具体的な構造を示す分解斜視図である。

【図6】図2、3に示した電力増幅モジュールの層構成の一例を示す部分断面図である。

【図7】図6に示した電力増幅モジュールにおいて、第1の層を表面からみた平面図である。

【図8】図6に示した電力増幅モジュールにおいて、第1の層と隣接する第2の層の表面を示す平面図である。

【図9】図6に示した電力増幅モジュールにおいて、第2の層と隣接する第3の層の表面を示す平面図である。

【図10】図6に示した電力増幅モジュールにおいて、第3の層と隣接する第4の層の表面を示す平面図である。

【図11】図6に示した電力増幅モジュールにおいて、第4の層と隣接する第5の層の表面を示す平面図である。

【図12】図6に示した電力増幅モジュールにおいて、第5の層と隣接する第6の層の表面を示す平面図である。

【図13】図6に示した電力増幅モジュールにおいて、第6の層と隣接する第7の層の表面を示す平面図である。

【図14】図6に示した電力増幅モジュールにおいて、第6の層と隣接する第7の層の裏面を示す平面図である。

【図15】従来の電力増幅モジュールの構成を示す断面図である。

【図16】図15に示した電力増幅モジュールにおいて用いられている非可逆回路部の電氣的回路図である。

【図17】本発明に係る電力増幅モジュール用基板の一例を示す平面図である。

【図18】図17に示した電力増幅モジュール用基板を用いた電力増幅モジュールの製造方法を示す図である。

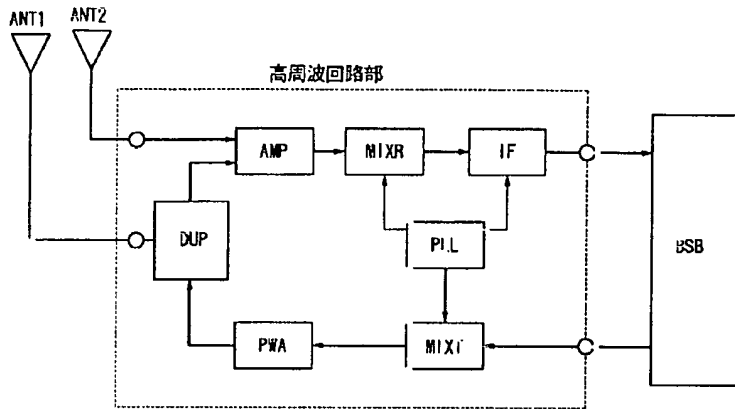
【図19】図18に示した工程の後の工程を示す図である。

【図20】図19に示した工程の後の工程を示す図である。

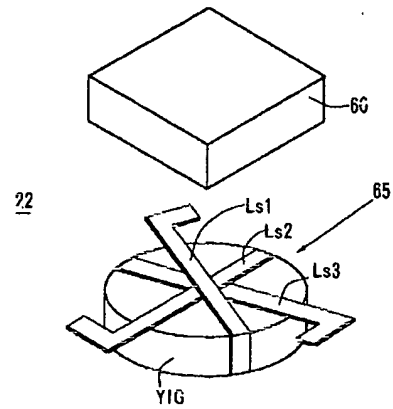
【符号の説明】

2	電力増幅モジュール
21	電力増幅部
22	非可逆回路部
Cp4	共有されるキャパシタ

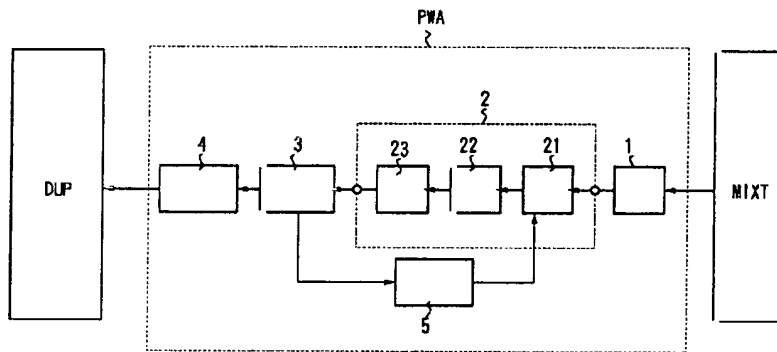
【图1】



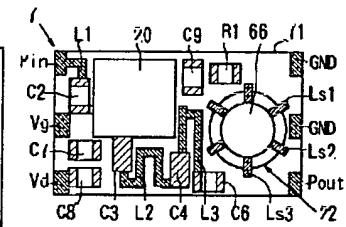
【图5】



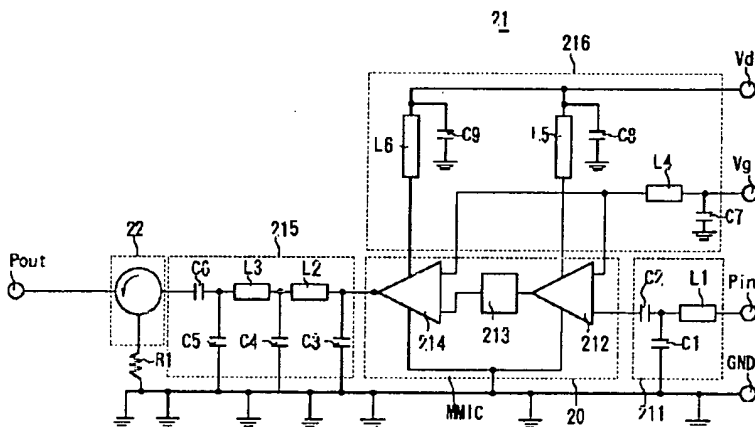
【图2】



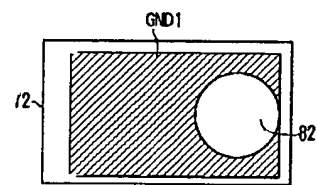
【图7】



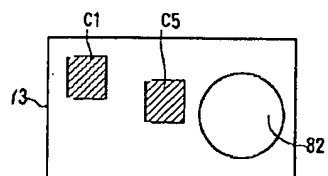
【图3】



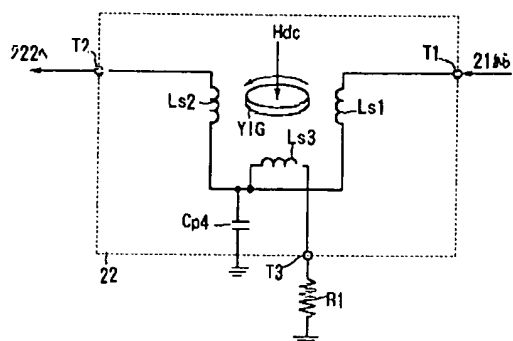
【图8】



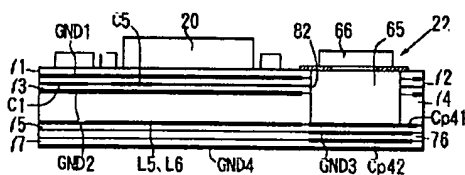
【图9】



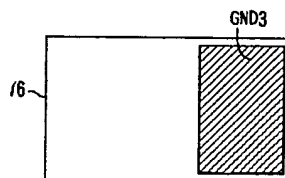
【図4】



【図6】

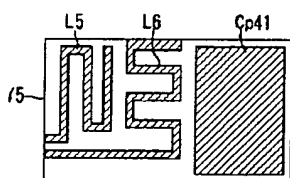
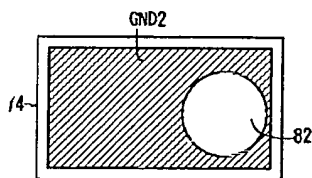


【図12】



【図10】

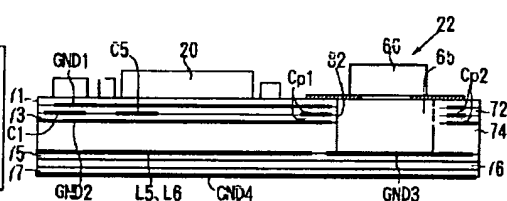
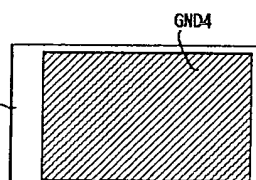
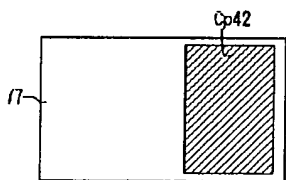
【図11】



【図13】

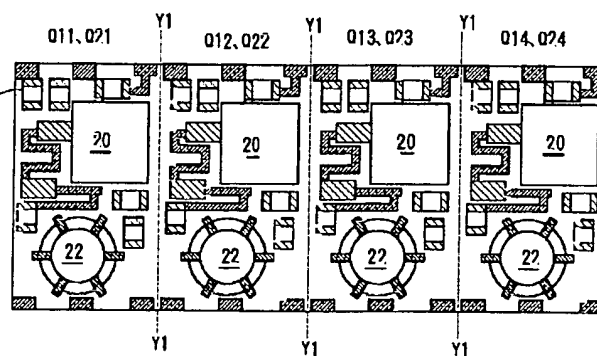
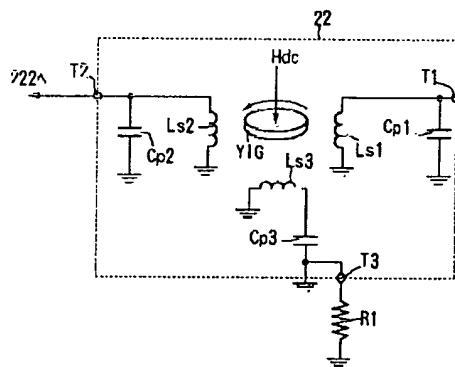
【図14】

【図15】

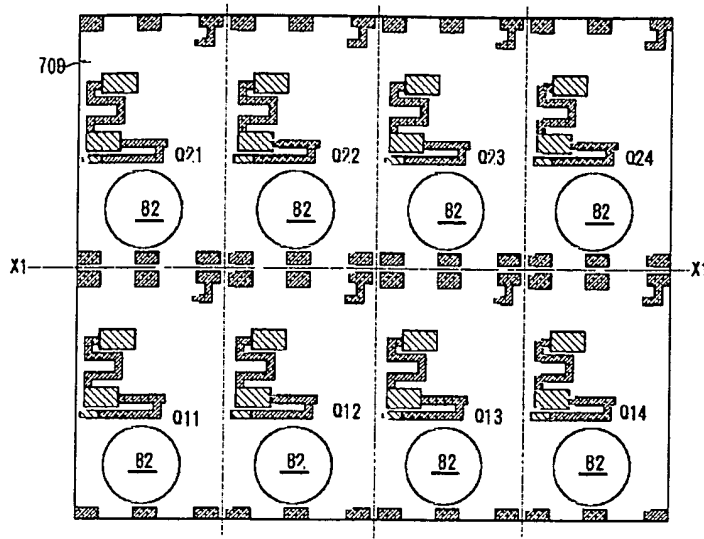


【図16】

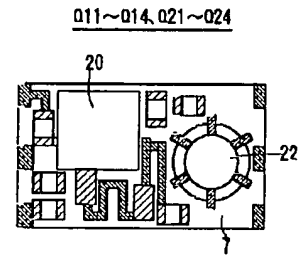
【図19】



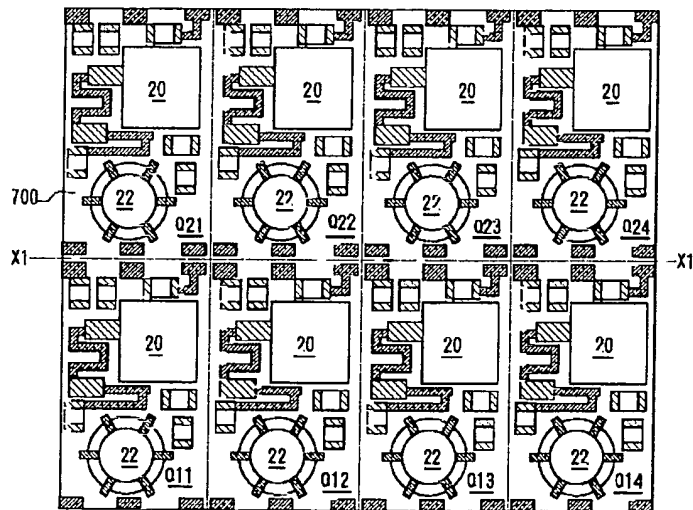
【図17】



【図20】



【図18】



フロントページの続き

Fターム(参考) 5J067 AA01 AA04 AA41 CA92 FA14
 FA16 HA00 HA06 HA09 HA25
 HA29 HA33 KA12 KA29 KA42
 KA44 KA66 KA68 KS11 LS11
 LS12 QA04 QS04 SA14 TA01
 5K060 BB05 CC04 CC12 DD04 EE05
 HH06 JJ08 JJ18

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.